

Кукса П.П.

**Московский Государственный Технический Университет
им. Н.Э. Баумана**

**E-mail: kouxa@online.ru
WWW: <http://www.geocities.com/pkouxa>**

Применение ассоциативных ЗУ и ассоциативных процессоров в сетевых устройствах

Ассоциативное запоминающее устройство (АЗУ) (рис. 1) может быть определено как система для записи хранения, поиска, обработки и считывания информации, в которой данные могут быть инициализированы по заданному фрагменту этих данных, используемому в качестве поискового. АЗУ, дополненное логикой и микропрограммным управлением, образуют ассоциативный процессор (АП). В процессе работы АЗУ получает задаваемый извне ключ (поисковый аргумент) и сравнивает его с информацией, хранящейся в памяти. Результатом является локализация слов памяти, которые согласуются с поисковым аргументом.

Процесс передачи данных через сеть связан с анализом специальных табличных структур - таблиц маршрутизации, адресных таблиц, таблиц фильтрации, таблиц трансляции адресов, таблиц классификации и ряда других, и в настоящее время от сетевых устройств требуется выполнение десятков миллионов поисковых операций в секунду в таблицах большой емкости, записи в которых также имеют большую длину, что становится невозможным на базе обычной памяти произвольного доступа и традиционных алгоритмов поиска, и возможно только при использовании ассоциативных ЗУ, обладающих рядом преимуществ при выполнении операций поиска. Так АЗУ обеспечивает параллельный доступ поискового аргумента ко всем словам в памяти, реализуя таким образом параллельное выполнение всех сравнений, что значительно сокращает время поиска, по сравнению с традиционными подходами на основе обычной памяти произвольного доступа. Кроме того, преимуществами АЗУ являются независимость времени поиска информации от емкости памяти и его постоянство, что позволяет достичь исключительно высокого быстродействия, при выполнении сложных операций поиска в режиме реального времени, что характерно для магистральных сетевых устройств. АЗУ в составе коммутаторов и маршрутизаторов применяются для: фильтрации и классификации пакетов, реализации таблиц маршрутизации, реализации адресных таблиц, реализации таблиц разрешения адресов, сжатия данных.

При фильтрации к каждому пакету применяется набор принятых правил, соответствующий реализуемой политике безопасности. Например, на вход АЗУ поступает IP-заголовок и сопоставляется с predetermined значениями из списка правил фильтрации для разрешения или запрещения передачи пакета по предполагаемому маршруту.

В процессе классификации пакеты разбиваются на группы, подвергающиеся в дальнейшем дифференцированному обслуживанию. Например, классификация IP-пакетов основывается на информации из IP-заголовка, а также информации из заголовков верхних уровней: номерах входного и выходного портов, номерах программных портов источника и получателя, классе трафика. Сгруппированная информация из заголовков образует входной вектор значительной длины (порядка 40 байт), анализ которого осуществляется АЗУ, содержащем таблицу, записи в которой состоят из ассоциативного признака (40 байт) и связанной с ним информации (например, некоторого индекса, передаваемого программе и задающего вид обработки).

На АЗУ могут быть получены экономичные по затратам памяти реализации адресных таблиц, таблиц коммутации портов, ARP-таблиц, таблиц безопасных соединений. АЗУ широко используются в АТМ-коммутаторах для ускорения процессов трансляции адресов ячеек, реализации таблиц коммутации и таблиц маршрутизации; в МЭ для кэширования

безопасных соединений; для реализации ARP-модулей высокой производительности. Применение АЗУ во всех случаях снижает время и стоимость разработки, а использование специализированных под конкретное применение АЗУ позволяет упростить и ускорить выполнение многих протоколов.

При реализации таблиц маршрутизации в зависимости от принятой в сети схемы адресации зависят не только метод и время поиска, но и тип АЗУ (двоичное или троичное) и его архитектура.

Методы поиска в таблицах маршрутизации на базе АЗУ

	время поиска	адрес	логические массивы	суть метода
двоичные АЗУ				
метод 1	один такт	прямой	один	параллельный по массиву поиск
метод 2	несколько тактов	иерархический с фиксированными масками	один	последовательный поиск с разными масками
метод 3	один такт	иерархический с фиксированными масками	несколько	параллельный по массивам поиск; маска - своя для каждого из массивов
троичные АЗУ				
метод 1	один такт	иерархический	один	параллельный по массиву поиск; записи расположены в порядке убывания приоритета
метод 2	несколько тактов	иерархический с переменными масками	один	последовательный по приоритетам поиск; приоритет каждой записи явно указан
метод 3	один такт	иерархический с переменными масками	несколько	параллельный по массивам поиск; в отдельных массивах расположены записи одного приоритета

С появлением более скоростных сетевых технологий широкое распространение получили поисковые процессоры на базе АЗУ. Поисковые процессоры (рис. 2) аппаратно реализуют операцию поиска информации в таблицах, списках, базах данных, хранимых во внутреннем и внешнем банках памяти.

В состав процессора входят: конфигурируемые массивы данных и масок; наборы регистров масок и аргументов поиска; арбитражная логика, выбирающая одно из нескольких устройств, выдавших сигнал совпадения; логика управления внешней памятью.



Рис.1. Организация АЗУ

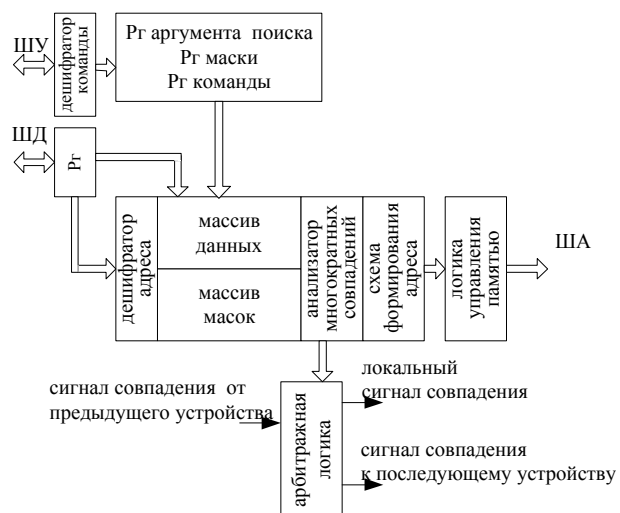


Рис.2. Структура поискового процессора

В пределах одного процессора могут реализовываться несколько ассоциативных банков памяти различной конфигурации (длины слов и их количества).

Результат поиска можно получать на каждом такте работы процессора.

На таких процессорах реализуются IP-фильтры, ARP-модули, системы разграничения доступа, всевозможные адресные таблицы, а также многотабличные структуры, т.е. такие процессоры во многом универсальны.

Требования к быстродействию и информационной емкости АЗУ, используемых в качестве поисковых таблиц, определяется конкретным сетевым применением (таблица 1).
Таблица 1.

Область применения	Аргумент поиска	Состав выходного слова	Максимальное количество ключевых слов	Быстродействие	Время записи/удаления
АТМ-коммутаторы	идентификаторы VPI/VCI	номер порта, VPI/VCI	количество соединений	скорость передачи ячеек	количество соединений
маршрутизация пакетов	адресная часть пакета	номер порта, адрес	количество направлений	скорость передачи пакетов	скорость передачи пакетов
маршрутизация ячеек	адресная часть пакета	номер порта, адрес	количество направлений	скорость передачи ячеек	скорость передачи ячеек
сборка пакетов	идентификатор пакета	служебная информация	количество фрагментов	скорость передачи ячеек	скорость передачи ячеек

При разработке поисковых таблиц основными проектными параметрами являются:

- 1) Разрядность поискового аргумента (ПА) n
- 2) Разрядность ассоциированных слов v
- 3) Максимальное количество ключевых слов s
- 4) Время поиска
- 5) Время добавления/удаления

Для сетевых применений характерна высокая динамичность хранимых в таблицах данных, что обуславливает выбор в качестве базовой структуры АЗУ параллельного действия: полностью и частично ассоциативные параллельные ЗУ. Выбор АЗУ той или иной архитектуры определяется обеспечиваемыми при этом основными показателями: затраты памяти и быстродействие.

Затраты памяти для основных архитектур АЗУ:

-полностью параллельное АЗУ (CAM), бит:

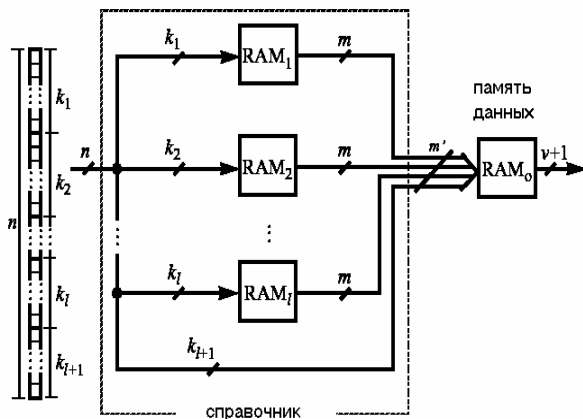
$$B = (n + v) \cdot (2^m - 1) \quad (1)$$

-частично ассоциативное параллельное АЗУ модульного типа (Parallel), бит:

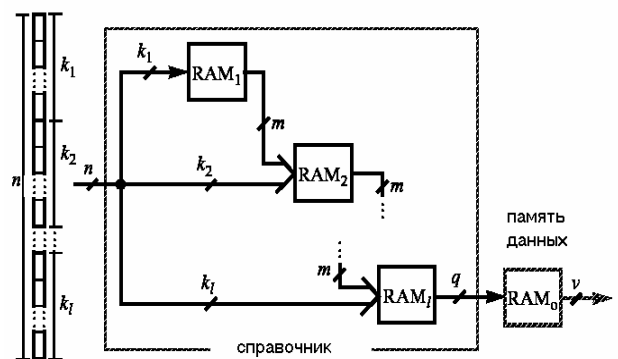
$$B = \left[m \cdot \sum_{i=1}^l 2^{k_i} \right] + \left[(v + 1) \cdot 2^{m'} \right] \quad (2)$$

-частично ассоциативное ЗУ с TRIE-организацией (TRIE), бит:

$$B = \left[2^{k_1} \cdot m \right] + \left[\sum_{i=2}^{l-1} 2^{k_i+m} \cdot m \right] + \left[2^{k_l+m} \cdot m \right] + \left[v \cdot 2^m \right] \quad (3)$$



Частично ассоциативное параллельное ЗУ модульного типа



АЗУ с TRIE-организацией памяти

Рис.3. Параллельное модульное ЗУ

Рис.4. ЗУ с TRIE-организацией

Затраты памяти для частично ассоциативных ЗУ ($n=28, v=32$):

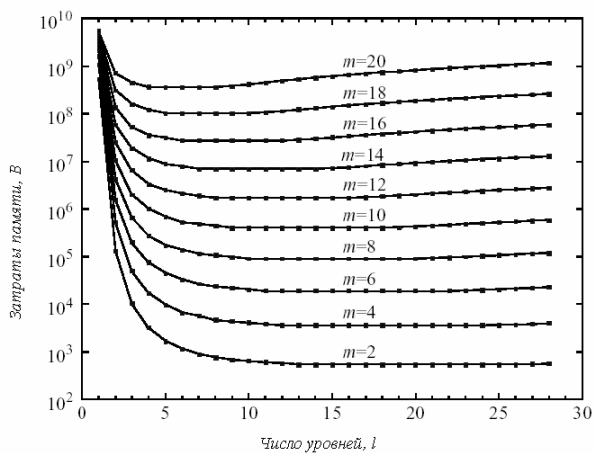


Рис.6. TRIE-организация

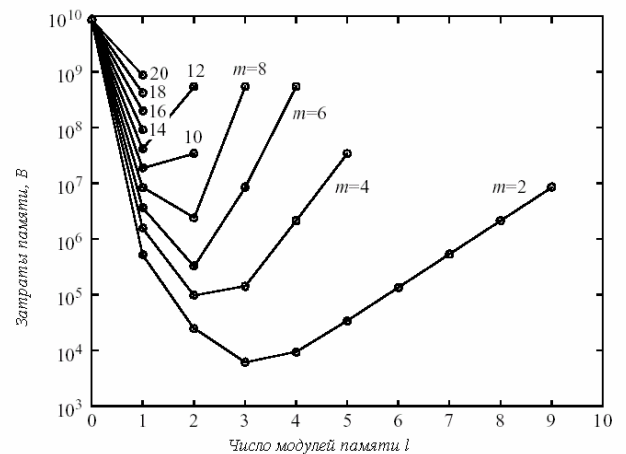


Рис.5. Модульная организация

TRIE-организация обеспечивает меньшие затраты памяти по сравнению с модульной организацией только при достаточно большом количестве уровней l . Однако время поиска растет с увеличением числа уровней, поэтому для достижения требуемой производительности поисковой таблицы с TRIE-организацией необходима конвейеризация.

На примере коммутатора ATM 32x32 (16000 соединений на порт ($m=14$)) видно, что АЗУ параллельного действия обеспечивает эффективную по затратам памяти и быстродействию реализацию поисковых таблиц (см. таблицу 2) ($n=28, v=32$).

Таблица 2.

Тип	В, МБ	Время поиска, такт
CAM	0,12($m=14$)	1
Parallel	11,7($l=1, m=14$)	2
Trie	0,87($l=7, m=14$)	$l+1$

АЗУ может быть реализовано в виде отдельной ИС (дискретная реализация) или на СБИС программируемой логики (например, на FPGA), что придает известную гибкость благодаря возможности реконфигурации и интеграции АЗУ и других устройств.

При дискретной реализации типичная АЯ включает в себя: запоминающий элемент, узлы записи, считывания, ассоциативного сравнения, а также линии выборки, записи и считывания.

Перспективным подходом к аппаратной реализации АЗУ является построение АЗУ по принципам нейронной сети (нейро-АЗУ). В таком АЗУ входной вектор поступает на первый слой нейронов, во втором слое нейронов вырабатывается выходной вектор, ассоциированный с входным вектором на основе весовой матрицы и обратной связи. Каждый из нейронов первого и второго слоя вычисляет сумму взвешенных входов и находит по ней значение функции активации. Такие АЗУ могут использоваться в аппаратных средствах защиты для проведения анализа информации по некоторой совокупности признаков и принятия решения о ее распространении с целью обнаружения атак и отслеживания небезопасного трафика.

Еще одним перспективным подходом к реализации АЗУ является разработка АЯ с возможностью хранения и обработки информации с различной степенью неопределенности или нечеткости (нечеткие АЗУ). В сетевых приложениях нечеткие АЗУ могут использоваться для интеллектуального управления трафиком, адаптивной маршрутизации, построения систем защиты, контроля и управления загрузкой сети. Такие системы реализуются на фазиконтроллерах, в состав которых может входить АЗУ.

Стремление к достижению максимальной эффективности при интенсивном счете и интенсивном использовании логико-запоминающей среды привело к появлению многокоординатных (МК) параллельных ассоциативных процессоров (МКАП) и МКАЗУ, особенностью которых является возможность одновременного и бесконфликтного доступа к ассоциативным ячейкам по различным направлениям доступа. МКАП представляет собой систему параллельно функционирующих процессорных элементов (ПЭ), взаимодействующих между собой и с МК ассоциативной средой (МКАС). Управление работой МКАП осуществляется через массивы параметров, с помощью которых реализуется управление функционированием ПЭ, управление их подключением к МКАН, активизация блоков МКАН и задание его конфигурации. Такой АП может применяться для осуществления сложной обработки и анализа передаваемых данных.

Сетевые устройства, таким образом, являются энергично развивающейся областью использования АЗУ и АП, а переход к широкому применению АЗУ и АП в коммуникационном оборудовании в условиях отсутствия стандарта на АЗУ открывает широкие возможности для проведения научных исследований и инженерные разработки в области ассоциативных методов и средств обработки информации.

Литература

1. Кохонен Т. Ассоциативные запоминающие устройства: Пер. с англ.– М.:Мир, 1982.
2. McAuley A. Francis P. Fast routing table lookup using CAM's, IEEE Infocom '93, p.1382, 1993.
3. Defossez M. Content Addressable Memory in ATM Applications, Xilinx Application Note, 2001.